

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



PATENT ABSTRACTS OF JAPAN

(11) Publication number: 09245076 A

(43) Date of publication of application: 19.09.97

(51) Int. Cl

G06F 17/50
H05K 3/00

(21) Application number: 08054531

(22) Date of filing: 12.03.96

(71) Applicant: MITSUBISHI ELECTRIC CORP

(72) Inventor:
 ASAOKAWA TADATAKA
 MOTOYAMA NOBUAKI
 MUKAI EIJI
 YAMAMOTO EIJI
 UCHIYAMA TOSHIRO
 FUJIMOTO KIYOJI

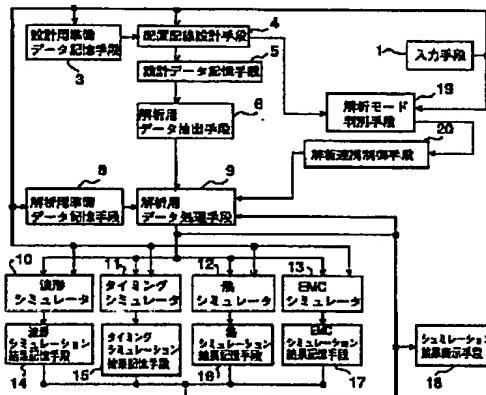
(54) WIRING BOARD DESIGNING DEVICE

COPYRIGHT: (C)1997,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To provide a wiring board designing device for highly accurately performing the respective kinds of the simulation of a waveform, heat, a timing and electromagnetic radiation, etc., in the design of a printed wiring board and a multi-chip module substrate.

SOLUTION: This device is provided with plural simulators 10-13 for executing the simulation for supporting design relating to the arrangement of electronic components and wiring, a preparation data for analysis storage means 3 for storing the power consumption parameter or electrical characteristic information parameter of the electronic component required by the plural simulators 10-13 and a data-for-analysis processing means 9 for changing the parameter stored in the preparation data for analysis storage means 3 based on the simulated result of one of the plural simulators 10-13. Then, the plural simulators 10-13 respectively input the parameter changed by the data for analysis processing means 9 and execute the simulation again.



(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-245076

(43)公開日 平成9年(1997)9月19日

(51)Int.Cl.
G 06 F 17/50
H 05 K 3/00

識別記号

序内整理番号

F I

G 06 F 15/60 674
H 05 K 3/00 D
G 06 F 15/60 666 P
672 A

技術表示箇所

審査請求 未請求 請求項の数11 O.L (全 17 頁)

(21)出願番号

特許平8-54531

(22)出願日

平成8年(1996)3月12日

(71)出願人

000006013
三菱電機株式会社
東京都千代田区丸の内二丁目2番3号

(72)発明者

浅川 忠隆
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72)発明者

本山 信明
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(72)発明者

向井 栄治
東京都千代田区丸の内二丁目2番3号 三菱電機株式会社内

(74)代理人 弁理士 宮田 金雄 (外3名)

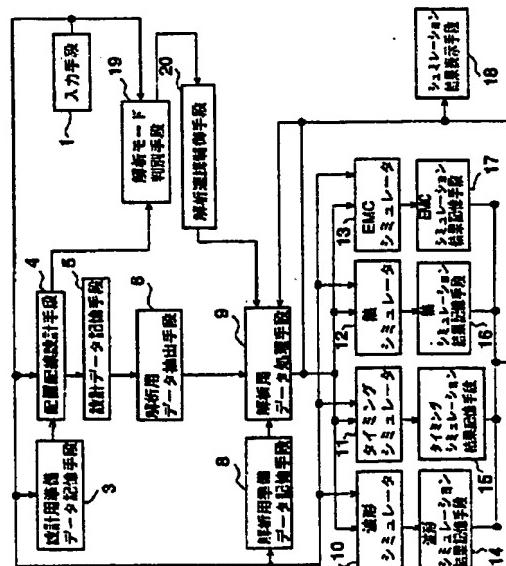
最終頁に続く

(54)【発明の名称】配線板設計装置

(57)【要約】

【課題】プリント配線板およびマルチチップモジュール基板の設計において、波形、熱、タイミング、電磁放射などの各種シミュレーションを高精度に行う配線板設計装置の提供を課題とする。

【解決手段】電子部品の配置及び配線に関する設計を支援するためのシミュレーションを実行する複数のシミュレータ10～13と、この複数のシミュレータ10～13が必要とする電子部品の消費電力パラメータ又は電気的な特性情報パラメータを記憶する解析用準備データ記憶手段3と、複数のシミュレータ10～13のいずれかのシミュレーション結果に基づいて、解析用準備データ記憶手段3に記憶されたパラメータを変更する解析用データ処理手段9とを備え、複数のシミュレータ10～13はそれぞれ、解析用データ処理手段9により変更されたパラメータを入力してシミュレーションを再度実行するものである。



1

【特許請求の範囲】

【請求項1】 電子部品が配置されるプリント配線板又はマルチチップモジュール基板を設計する配線板設計装置において、
上記電子部品の配置及び配線に関する設計を支援するためのシミュレーションを実行する複数のシミュレータと、
この複数のシミュレータが必要とする上記電子部品の消費電力パラメータ又は電気的な特性情報パラメータを記憶する解析用準備データ記憶手段と、
上記複数のシミュレータのいずれかのシミュレーション結果に基づいて、上記解析用準備データ記憶手段に記憶された上記パラメータを変更する解析用データ処理手段とを備え、
上記複数のシミュレータはそれぞれ、上記解析用データ処理手段により変更された上記パラメータを入力して上記シミュレーションを再度実行することを特徴とする配線板設計装置。

【請求項2】 上記シミュレータは、

信号の伝送波形を解析する波形シミュレータ、信号の変化点における正否を検証するタイミングシミュレータ、配線板の熱分布を解析する熱シミュレータ、又は配線板の電磁放射ノイズを解析するEMCシミュレータであることを特徴とする請求項1記載の配線板設計装置。

【請求項3】 上記電子部品が安定動作するまでくり返し上記複数のシミュレータに上記シミュレーションを実行させる経時制御手段を備えたことを特徴とする請求項1記載の配線板設計装置。

【請求項4】 上記複数のシミュレータのシミュレーション結果をシミュレーション時間と共に記憶する解析結果履歴記憶手段と、
指定された時間の上記シミュレーション結果を上記解析結果履歴記憶手段より抽出し表示する解析結果履歴表示手段とを備えたことを特徴とする請求項3記載の配線板設計装置。

【請求項5】 電子部品が配置されるプリント配線板又はマルチチップモジュール基板を設計する配線板設計装置において、
シミュレーションのための解析用データを入力し、上記電子部品の配置及び配線に関する設計を支援するためのシミュレーションを実行する複数のシミュレータと、
上記電子部品の配置及び配線に関する設計を実施する配線設計手段と、

この配置配線設計手段により上記電子部品の移動、回転又は配線情報の変更があったか否かを監視する動作監視手段と、
この動作監視手段により上記変更を検出した場合に、上記複数のシミュレータに上記シミュレーションを実行させるリアルタイム制御手段とを備えたことを特徴とする配線板設計装置。

2

【請求項6】 上記動作監視手段により上記変更を検出した場合に、変更部分のみの上記解析用データを抽出する解析用差分データ抽出手段と、

変更前の上記解析用データを記憶する前解析用データ記憶手段と、

上記解析用差分データ抽出手段により抽出された上記解析用データと上記前解析用データ記憶手段に記憶された上記変更前の解析用データとを合成する解析用データ合成手段とを備えたことを特徴とする請求項5記載の配線板設計装置。

【請求項7】 パス又は高速信号などのクリティカルバスを記憶するクリティカルバス記憶手段を備え、

上記動作監視手段は、上記クリティカルバス記憶手段に記憶された上記クリティカルバスの変更があったか否かを監視し、

上記解析用差分データ抽出手段は、上記クリティカルバスが変更された場合に上記クリティカルバスの変更部のみの上記解析用データを抽出することを特徴とする請求項6記載の配線板設計装置。

20 【請求項8】 上記複数のシミュレータのシミュレーション結果にエラーがあるか否かを判別するためのエラー基準を記憶し、このエラー基準に基づいて上記シミュレーション結果中のエラーを特定するエラー解析手段を備えたことを特徴とする請求項1～7の何れか1項に記載の配線板設計装置。

【請求項9】 上記エラー解析手段により特定された上記エラーを表示するエラー解析結果レポート手段を備えたことを特徴とする請求項8記載の配線板設計装置。

30 【請求項10】 上記エラー解析手段により特定された上記エラーが発生した箇所を画像表示するエラー解析結果画像表示手段を備えたことを特徴とする請求項8記載の配線板設計装置。

【請求項11】 上記エラー解析手段により特定された上記エラーを回避する方法を表示するナビゲーション処理手段を備えたことを特徴とする請求項8記載の配線板設計装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、プリント配線板およびマルチチップモジュール（以下、MCMという）基板の設計において、波形、熱、タイミング、電磁放射（以下、EMCという）などの各種シミュレーションを、連携させる機能、リアルタイムに実施する機能、および、時間軸の経時変化を見込みシミュレーションを実施する機能等を有する配線板設計装置に関するものである。

【0002】

【従来の技術】 従来のプリント配線板設計装置の構成を図21に示す。図21において、1はマウスやキーボードを用いて配置配線設計のためのデータ入力を実行する入

50

力手段、3は電子部品の形状等の情報を予め格納しておく設計用準備データ記憶手段、4は入力手段1により入力された情報と設計用準備データ記憶手段3に格納された情報とに基づいてプリント板に実配置配線を行なう配置配線設計手段、5は設計した配置配線情報を記憶しておく設計データ記憶手段、6は配置配線設計情報からシミュレーションに必要な情報を取り出す解析用データ抽出手段、33は後述のシミュレータでシミュレーションを行なうために必要なデータを格納する解析用データ記憶手段、10は波形シミュレータ、11はタイミングシミュレータ、12は熱シミュレータ、13はEMCシミュレータであり、14は波形シミュレータ10のシミュレーション結果を保管する波形シミュレーション結果記憶手段、以下、同様に15がタイミングシミュレーション結果記憶手段、16が熱シミュレーション結果記憶手段、17がEMCシミュレーション結果記憶手段である。18はそれぞれのシミュレーション結果の表示を行なうシミュレーション結果表示手段である。

【0003】次に上記従来のプリント配線板設計装置の動作と各シミュレータについて説明する。入力手段1を用い配置配線設計手段4にて実配置配線を行ない、結果を設計用データ記憶手段5に出力し、この結果を入力し後に行なうシミュレーションに必要な解析用データを解析用データ抽出手段6を用いて抽出して、解析用データ記憶手段33に格納する。この解析用データを用いてシミュレータ10～13を動作させ、シミュレーション結果を各シミュレータ10～13のシミュレーション結果記憶手段14～17に保管し、これをシミュレーション結果表示手段18で画面表示する。

【0004】波形シミュレータ10の入力は、配線のつながり方・配線の形・配線の電気的特性・使用している部品の部品特性などである。この波形シミュレータ10は回路についての電磁界方程式を解くことにより、各々の回路の入力バッファに適切な入力があった時に出力バッファにどのような波形が出力されるかなどをシミュレートする。シミュレーション結果は波形シミュレーション結果記憶手段14で保管され、また、シミュレーション結果表示手段18を用いて画面へと表示される。

【0005】タイミングシミュレータ11の入力は、配線のつながり方・配線の単位長さ当たりの遅延時間などである。このタイミングシミュレータ11は、遅延時間などを用いて各部品間の電気的タイミングをシミュレートする。シミュレーション結果はタイミングシミュレーション結果記憶手段15に保管され、また、シミュレーション結果表示手段18を用いて画面へと表示される。

【0006】熱シミュレータ12の入力は、各部品の部品配置・消費電力などである。この熱シミュレータ12は、熱についての計算と空気についての対流計算を行なうことにより各部品の温度のシミュレーションを行なう。シミュレーション結果は熱シミュレーション結果記憶手段16で保管され、また、シミュレーション結果表示手段18を用いて画面へと表示される。

【0007】EMCシミュレータ13の入力は、配線のつながり方・配線の形・配線の電気的特性・使用している部品の部品特性などである。このEMCシミュレータ13は回路とそのまわりの空間あるいは基板についての電磁界方程式を解くことにより、各々の回路の入力バッファに適切な入力があった場合にまわりの空間にどのような電磁放射がなされるかをシミュレートする。シミュレーション結果はEMCシミュレーション結果記憶手段17に保管され、また、シミュレーション結果表示手段18を用いて画面へと表示される。

【0008】

【発明が解決しようとする課題】従来の配線板設計装置では、上述のように各種シミュレータを各自独立で使用していたため、プリント配線板及びMCM基板の設計を行うにあたって、波形・タイミング・熱・EMCの各シミュレータ間相互の影響を見込んだシミュレーションができなかった。また、配置配線情報の変更に同期したシミュレーションの実行ができなかった。さらに、電子部品や周囲環境パラメータを定常状態と仮定して各種シミュレーションを実施していたため、定常状態に至る過程における動作不良を検出できなかった。また、配置配線設計手段からシミュレータに受け渡される解析用データが膨大であるため、そのデータを扱う各機能ブロックにおけるデータ処理に多大な時間を要していた。さらにまた、シミュレータにより解析された結果は、その状態を表示するだけであり、エラーが発生した箇所の検出や問題回避のための手段は設計者にまかされていた。そのため、設計者の問題回避判断力により配線板の設計品質にばらつきが生じていた。

【0009】この発明は、上記のような問題点を解決するためになされたものであり、以下の内容を実現する配線板設計装置の提供を目的とする。

(1) 各種シミュレータの相関関係からシミュレーションの実行パラメータを変化させる連携制御により、高精度なシミュレーションを可能にすること。

(2) 配置配線情報を監視することで配置配線情報の変更に同期したシミュレーションができるること。

(3) 定常状態に至る過程における動作不良を検出できること。

(4) 配置配線設計手段からシミュレータに受け渡される解析用データの一部を取りだすことによりそのデータを扱う各機能ブロックにおけるデータ処理時間を短縮することが可能であること。

(5) シミュレータにより解析された結果を解析し、エラーが発生した箇所とその問題回避手段を提示することで配線板の設計品質を均一化されること。

【0010】

【課題を解決するための手段】第1の発明の配線板設計

装置は、電子部品の配置及び配線に関する設計を支援するためのシミュレーションを実行する複数のシミュレータと、この複数のシミュレータが必要とする上記電子部品の消費電力パラメータ又は電気的な特性情報パラメータを記憶する解析用準備データ記憶手段と、上記複数のシミュレータのいずれかのシミュレーション結果に基づいて、上記解析用準備データ記憶手段に記憶された上記パラメータを変更する解析用データ処理手段とを備え、上記複数のシミュレータはそれぞれ、上記解析用データ処理手段により変更された上記パラメータを入力して上記シミュレーションを再度実行するものである。

【0011】第2の発明の配線板設計装置は、信号の伝送波形を解析する波形シミュレータ、信号の変化点における正否を検証するタイミングシミュレータ、配線板の熱分布を解析する熱シミュレータ、又は配線板の電磁放射ノイズを解析するEMCシミュレータであるシミュレータを備えたものである。

【0012】第3の発明の配線板設計装置は、上記電子部品が安定動作するまでくり返し上記複数のシミュレータに上記シミュレーションを実行させる経時制御手段を備えたものである。

【0013】第4の発明の配線板設計装置は、上記複数のシミュレータのシミュレーション結果をシミュレーション時間と共に記憶する解析結果履歴記憶手段と、指定された時間の上記シミュレーション結果を上記解析結果履歴記憶手段より抽出し表示する解析結果履歴表示手段とを備えたものである。

【0014】第5の発明の配線板設計装置は、シミュレーションのための解析用データを入力し、上記電子部品の配置及び配線に関する設計を支援するためのシミュレーションを実行する複数のシミュレータと、上記電子部品の配置及び配線に関する設計を実施する配置配線設計手段と、この配置配線設計手段により上記電子部品の移動、回転又は配線情報の変更があったか否かを監視する動作監視手段と、この動作監視手段により上記変更を検出した場合に、上記複数のシミュレータに上記シミュレーションを実行させるリアルタイム制御手段とを備えたものである。

【0015】第6の発明の配線板設計装置は、上記動作監視手段により上記変更を検出した場合に、変更部分のみの上記解析用データを抽出する解析用差分データ抽出手段と、変更前の上記解析用データを記憶する前解析用データ記憶手段と、上記解析用差分データ抽出手段により抽出された上記解析用データと上記前解析用データ記憶手段に記憶された上記変更前の解析用データとを合成する解析用データ合成手段とを備えたものである。

【0016】第7の発明の配線板設計装置は、バス又は高速信号などのクリティカルバスを記憶するクリティカルバス記憶手段を備え、上記動作監視手段は、上記クリティカルバス記憶手段に記憶された上記クリティカルバ

スの変更があったか否かを監視し、上記解析用差分データ抽出手段は、上記クリティカルバスが変更された場合に上記クリティカルバスの変更部のみの上記解析用データを抽出するものである。

【0017】第8の発明の配線板設計装置は、上記複数のシミュレータのシミュレーション結果にエラーがあるか否かを判別するためのエラー基準を記憶し、このエラー基準に基づいて上記シミュレーション結果中のエラーを特定するエラー解析手段を備えたものである。

【0018】第9の発明の配線板設計装置は、上記エラー解析手段により特定された上記エラーを表示するエラー解析結果レポート手段を備えたものである。

【0019】第10の発明の配線板設計装置は、上記エラー解析手段により特定された上記エラーが発生した箇所を画像表示するエラー解析結果画像表示手段を備えたものである。

【0020】第11の発明の配線板設計装置は、上記エラー解析手段により特定された上記エラーを回避する方法を表示するナビゲーション処理手段を備えたものである。

【0021】 【発明の実施の形態】

実施の形態1、以下、この発明の実施の形態1を図について説明する。実施の形態1は、波形、熱、タイミング、EMCなどの各種シミュレータの結果の相関関係を判別し、シミュレーション実行時のパラメータを変化させることで、より高精度なシミュレーションを実行することを特徴とするものである。図1は、実施の形態1の配線板設計装置の構成図である。図において、1はキーボード及びマウス等を用いて配置配線設計のための情報、および、実行モード（連携制御モード、リアルタイム制御モード、経時制御モード）を入力する入力手段、3は配線板設計に必要な設計電子部品の形状、電子部品間の接続情報や基板層構成などの情報を保持する設計用準備データ記憶手段、4は入力手段1と設計用準備データ記憶手段3の情報を用いて部品の配置と部品間の配線等の配線板の設計を実施する配置配線設計手段、5は配置配線設計手段4において設計された配線板情報を記憶する設計データ記憶手段、6は設計データ記憶手段5の配線板情報から、波形、タイミング、熱、EMC等の各種シミュレータ用のデータを抽出する解析用データ抽出手段である。

【0022】8は電子部品の消費電力や電気的な特性情報などの各種シミュレーションに必要なパラメータを保持する解析用準備データ記憶手段、9は波形、タイミング、熱、EMC等のいずれかのシミュレータによるシミュレーション結果に基づいて、解析用準備データ記憶手段8に記憶されたパラメータを変化させる解析用データ処理手段である。

【0023】10は解析用データ処理手段9からの情報

を用いて信号の伝送波形を解析する波形シミュレータ、11は解析用データ処理手段9からの情報を用いて信号の変化点における正否を検証するタイミングシミュレータ、12は解析用データ処理手段9からの情報を用いて配線板の熱分布を解析する熱シミュレータ、13は解析用データ処理手段9からの情報を用いて配線板の電磁放射ノイズを解析するEMCシミュレータである。

【0024】14は波形シミュレータ10の結果を記憶する波形シミュレーション結果記憶手段、15はタイミングシミュレーション結果記憶手段、16は熱シミュレータ12の結果を記憶する熱シミュレーション結果記憶手段、17はEMCシミュレーション結果記憶手段13の結果を記憶するEMCシミュレーション結果記憶手段である。18は波形シミュレーション結果記憶手段14とタイミングシミュレーション結果記憶手段15と熱シミュレーション結果記憶手段16とEMCシミュレーション結果記憶手段17に蓄積された各種シミュレーションの結果を表示するシミュレーション結果表示手段である。

【0025】19は入力手段1により入力されたシミュレーションの実行モードを判別する解析モード判別手段、20は解析モード判別手段19により連携シミュレーションとの判断を受けて各種シミュレーション結果記憶手段14～17に記憶されたデータから各々の相関関係を判断し解析用データ処理手段9にその情報を伝達する解析連携制御手段である。

【0026】次に、各種シミュレータの結果の相関関係を判断し、各種シミュレーション実行のためのパラメータを変化させる（以下、連携シミュレーションという）場合の手順を、図1と図2を用いて、以下に説明する。図2は、シミュレーション結果表示手段18に表示された各種シミュレーション結果の画像を示す図であり、同図(a)は熱シミュレーション結果、同図(b)は波形シミュレーション結果、同図(c)はEMCシミュレーション結果、同図(d)はタイミングシミュレーション結果を示す。

【0027】解析モード判別手段19は、入力手段1からの情報に基づいて連携シミュレーション実行の指示を解析連携制御手段20に伝達する。解析連携制御手段20では、設計データ記憶手段5に記憶される配置配線情報を解析用データ抽出手段6に入力して得られる解析用のデータと、解析用準備データ記憶手段8に記憶される熱解析のための準備データを解析用データ処理手段9に入力し、熱シミュレータ12にデータを出力する。熱シミュレータ12では、前述の解析用データについて熱シミュレーションを実行し、その結果を熱シミュレーション結果記憶手段16に蓄積する。熱シミュレーション結果記憶手段16に蓄積されたデータは、シミュレーション結果表示手段18に図2(a)の熱シミュレーション結果として表示される。

【0028】解析用データ処理手段9は、熱シミュレーション結果記憶手段16に蓄積された熱シミュレーション結果を基に、解析用準備データ記憶手段8に記憶される解析用準備データ中の熱に依存する波形シミュレーションおよびEMCシミュレーション用のパラメータを温度に依存して変化させ、設計データ記憶手段5に記憶される配置配線情報を解析用データ抽出手段6に入力して得られる解析用のデータと共に波形シミュレータ10およびEMCシミュレータ13にデータを出力する。

【0029】波形シミュレータ10とEMCシミュレータ13では、前述の解析用データに波形シミュレーションおよびEMCシミュレーションを実行し、その結果を波形シミュレーション結果記憶手段14とEMCシミュレーション結果記憶手段17に蓄積する。波形シミュレーション結果記憶手段14およびEMCシミュレーション結果記憶手段17に蓄積されたデータは、シミュレーション結果表示手段18に図2(b)の波形シミュレーション結果および図2(c)のEMCシミュレーション結果として表示される。

【0030】同様な手順で、解析用データ処理手段9は熱シミュレーション結果記憶手段14に蓄積された熱シミュレーション結果を基に、解析用準備データ記憶手段8に記憶される解析用準備データ中の熱に依存するタイミングシミュレーション用のパラメータを温度に依存して変化させる。そして、設計データ記憶手段5に記憶される配置配線情報を解析用データ抽出手段6に入力して得られる解析用のデータと波形シミュレーション結果記憶手段14に記憶される電子部品間を接続する配線における遅延時間をタイミングシミュレータ11に出力する。タイミングシミュレータ11では、前述の解析用データにタイミングシミュレーションを実行し、その結果をタイミングシミュレーション結果記憶手段15に蓄積する。タイミングシミュレーション結果記憶手段15に蓄積されたデータは、シミュレーション結果表示手段18に図2(d)のタイミングシミュレーション結果として表示される。

【0031】以上のようにこの実施の形態によれば、熱シミュレーション結果に基づき他のシミュレーションの解析用準備データ中のパラメータを変化させることで、高精度なシミュレーションが可能である。なお、この実施の形態では、熱シミュレーションを実施してから他のシミュレーションを行う場合を示したが、熱シミュレーションのかわりに他のシミュレーションを最初に実施し、このシミュレーション結果に基づいて次のシミュレーションのパラメータを変化させても良い。

【0032】実施の形態2、この実施の形態2は、配置配線情報の変更の有無を監視し、変更される都度、変更後の状況のシミュレーション実行を行ないその結果を表示することで、シミュレーション結果をみながら配置配線データを最適化することを特徴とするものである。以

下、実施の形態2を図について説明する。実施の形態1と重複する部分は同一機能であるため説明を省略する。

【0033】図3は、実施の形態2の配線板設計装置の構成図である。図において、2は配置配線設計手段4における電子部品の移動や回転および配線情報変更などの動作状況を監視する動作監視手段、21は動作監視手段2により配置配線情報の変更が通知され、かつ、解析モード判別手段19によりリアルタイムモードと判断された場合に、設計データ記憶手段5に蓄積された設計データを最新の設計データに入れ換え、解析用データ抽出手段6により設計データ記憶手段5から各種シミュレーション用のデータを抽出させ、解析用データ処理手段9に解析用データの処理を実行させるリアルタイム制御手段である。

【0034】図4は配置配線設計手段4が表示する配置配線設計データを示す図であり、部品Aは当該配置配線設計データ中の電子部品である。図5は、図4の配置配線データを用いたシミュレーションの実行結果を画像表示した図であり、同図(a)は当該配置配線データを用いた熱シミュレーション結果、同図(b)は当該配置配線データを用いた波形シミュレーション結果、同図(c)は当該配置配線データを用いたEMCシミュレーション結果、同図(d)は当該配置配線データを用いたタイミングシミュレーション結果である。

【0035】図6は配置配線設計手段4により電子部品Aの配置を変更した後の配置配線設計データを示す図である。図7は、図6の配置配線データを用いたシミュレーションの実行結果を画像表示した図であり、同図(a)は変更後の配置配線データを用いた熱シミュレーション結果、同図(b)は変更後の配置配線データを用いた波形シミュレーション結果、同図(c)は変更後の配置配線データを用いたEMCシミュレーション結果、同図(d)は変更後の配置配線データを用いたタイミングシミュレーション結果である。

【0036】次に、電子部品の移動や回転および配線情報変更に応じて各種シミュレータの結果を変化させる(以下、リアルタイムシミュレーションという)場合の手順を説明する。

【0037】入力手段1の情報から解析モード判別手段19においてリアルタイムシミュレーション実行の指示をリアルタイム制御手段21に伝達する。配置配線設計手段4により図4の部品配置配線データ中の電子部品Aを移動すると部品配置配線データは図6のようになり、動作監視手段2は配置配線設計手段4における配置配線情報の変化を検出する。動作監視手段2は解析モード判別手段19を通してリアルタイム制御手段21に部品配置配線データが変化していることを伝達し、配置配線設計手段4に設計データ記憶手段5に対して部品配置配線データを連続的に出力させる。

【0038】これ以降の処理は、解析モード判別手段1

9において連携シミュレーションモードであると判別された実施の形態1と同様である。

【0039】以上のようにこの実施の形態によれば、配置配線情報の変更を動作監視し、配置配線情報の変更が発生した時点からその変更内容に応じて、熱、波形、EMC、タイミングシミュレーションを連続的に実行する。それに同期して、熱シミュレーション結果図5

(a)、波形シミュレーション結果図5(b)、EMCシミュレーション結果図5(c)、タイミングシミュレーション結果図5(d)の表示が、各々、熱シミュレーション結果図7(a)、波形シミュレーション結果図7(b)、EMCシミュレーション結果図7(c)、タイミングシミュレーション結果図7(d)のように連続して変化することで、シミュレーション結果をみながら配置配線データを最適化することが可能である。

【0040】実施の形態3。この実施の形態3は、電子部品や周囲環境パラメータが定常状態に至るまでの過程を時間軸に沿ってシミュレーションを実行し、波形、熱、タイミング、EMCなどの変化を表示することにより定常状態に至る過程における動作不良を検出することを特徴とするものである。以下、実施の形態3を図について説明する。実施の形態1と重複する部分は同一機能であるため説明を省略する。

【0041】図8は、実施の形態3の配線板設計装置の構成図である。図において、22は解析モード判別手段19により経時シミュレーションモードと判断された場合に、解析用データ処理手段9に経時変化用のデータ処理を実行させる経時制御手段、32は波形解析シミュレーション結果記憶手段14とタイミングシミュレーション結果記憶手段15と熱シミュレーション結果記憶手段16とEMCシミュレーション結果記憶手段17に蓄積される各種シミュレーション結果を入力手段1から入力されるタイムスパン(シミュレーションに用いる時間きざみ幅)と共に蓄積する解析結果履歴記憶手段である。

【0042】次に、電子部品や周囲環境パラメータが定常状態に至るまで(電子部品が安定動作しパラメータの時間軸に沿った変化が殆どなくなるまで)の過程を時間軸に沿ってシミュレーションを実行し、波形、熱、タイミング、EMCなどの変化を表示することにより定常状態に至る過程における動作不良を検出する(以下、経時シミュレーションといふ)場合の手順を説明する。

【0043】解析モード判別手段19は、入力手段1の情報からの情報に基づいて経時シミュレーション実行の指示を経時制御手段22に伝達する。解析用データ処理手段9は、経時制御手段22の制御により、解析用データ抽出手段6からの解析用データと、解析用準備データ記憶手段8に蓄積された解析用準備データとを受け取り、熱シミュレータ12にデータを出力する。熱シミュレータ12では、前述の解析用データについて熱シミュレーションを実行し、その結果を熱シミュレーション結

果記憶手段16に蓄積する。熱シミュレーション結果記憶手段16に蓄積されたデータは、シミュレーション結果表示手段18に図2(a)の熱シミュレーション結果として表示される。

【0044】解析用データ処理手段9は、熱シミュレーション結果記憶手段16に蓄積された熱シミュレーション結果を基に、解析用準備データ記憶手段8に記憶される解析用準備データ中の熱に依存する波形シミュレーションおよびEMCシミュレーション用のパラメータを変化させ、設計データ記憶手段5に記憶される配置配線情報を解析用データ抽出手段6に入力して得られる解析用のデータと共に波形シミュレータ10およびEMCシミュレータ13にデータを出力する。

【0045】波形シミュレータ10とEMCシミュレータ13では、前述の解析用データに波形シミュレーションおよびEMCシミュレーションを実行し、その結果を波形シミュレーション結果記憶手段14とEMCシミュレーション結果記憶手段17に蓄積する。波形シミュレーション結果記憶手段14およびEMCシミュレーション結果記憶手段17に蓄積されたデータは、シミュレーション結果表示手段18に図2(b)の波形シミュレーション結果および図2(c)のEMCシミュレーション結果として表示される。

【0046】同様な手順で、解析用データ処理手段9は熱シミュレーション結果記憶手段14に蓄積された熱シミュレーション結果を基に、解析用準備データ記憶手段8に記憶される解析用準備データ中の熱に依存するタイミングシミュレーション用のパラメータを変化させる。そして、設計データ記憶手段5に記憶される配置配線情報を解析用データ抽出手段6に入力して得られる解析用のデータと波形シミュレーション結果記憶手段14に記憶される電子部品間を接続する配線における遅延時間をタイミングシミュレータ11に出力する。タイミングシミュレータ11では、前述の解析用データにタイミングシミュレーションを実行し、その結果をタイミングシミュレーション結果記憶手段15に蓄積する。タイミングシミュレーション結果記憶手段15に蓄積されたデータは、シミュレーション結果表示手段18に図2(d)のタイミングシミュレーション結果として表示される。

【0047】同様な手順で、解析用データ処理手段9はタイミングシミュレーション結果記憶手段15に蓄積されたタイミングシミュレーション結果を基に、解析用準備データ記憶手段8に記憶される解析用準備データ中のタイミングに依存する熱シミュレーション用のパラメータを変化させる。そして、設計データ記憶手段5に記憶される配置配線情報を解析用データ抽出手段6に入力して得られる解析用のデータと共に熱シミュレータ12に出力する。熱シミュレータ12では、再度、前述の解析用データにより熱シミュレーションを実行し、その結果を熱シミュレーション結果記憶手段12に蓄積する。熱

シミュレーション結果記憶手段16に蓄積されたデータは、シミュレーション結果表示手段18に図2(d)のタイミングシミュレーション結果として表示される。

【0048】以上の動作を定常状態に至るまで繰り返す。定常状態の判断は、解析用データ処理手段9において、タイミングシミュレーション結果記憶手段15に記憶されるN回目のタイミングシミュレーション結果と、解析結果履歴記憶手段32に記憶される(N-1)回目のタイミングシミュレーション結果を比較し、その結果、各々のデータ間の差異が十分に小さい場合になされ、経時制御手段22により経時制御シミュレーションを終了する。また、設定したシミュレーション時間が終了した場合、それに同期して経時制御シミュレーションも終了する。

【0049】以上のようにこの実施の形態によれば、電子部品や周囲環境パラメータが定常状態に至るまでの過程を時間軸に沿ってシミュレーションを実行し、波形、熱、タイミング、EMCなどの変化を表示する(変化例を図9、10、11に示す。)ことにより定常状態に至る過程における動作不良を検出することが可能である。

【0050】実施の形態4。この実施の形態4は、実施の形態3で説明した経時シミュレーションを実行した結果をその時間軸と共に記憶し、解析終了後、記憶したシミュレーション結果から特定時間におけるデータを取り出し表示することにより、定常状態に至る過程における動作不良を詳細に検出することを特徴とするものである。以下、実施の形態4を図について説明する。実施の形態3と重複する部分は同一機能であるため説明を省略する。

【0051】図12は、実施の形態4の配線板設計装置の構成図である。図において、26は入力手段1により入力される時間指定情報に基づき解析結果履歴記憶手段32に蓄積された解析結果の履歴を表示する解析結果履歴表示手段である。

【0052】次に、実施の形態3に示すような経時シミュレーションの結果をシミュレーション後に再度見直す場合(以下、ブレイバック表示という)の手順を説明する。

【0053】入力手段1により時間指定情報を解析結果履歴表示手段26に入力する。解析結果履歴表示手段26は解析結果履歴記憶手段32中の指定された時間における解析結果を抽出し、画面に表示する。これ以後の処理は実施の形態3と同様である。

【0054】以上のようにこの実施の形態によれば、電子部品や周囲環境パラメータが定常状態に至るまでの過程を時間軸に沿ってシミュレーションを実行した結果の履歴から、解析終了後に特定時間におけるデータを取り出し表示することにより、定常状態に至る過程における動作不良を詳細に検出することが可能である。

【0055】実施の形態5。この実施の形態5は、配置

配線設計手段からシミュレータに受け渡される解析用データを設計データの差分と前解析用データとから合成して作成することにより、解析用データのデータ量を削減することを特徴とするものである。以下、実施の形態5を図について説明する。実施の形態2と重複する部分は同一機能であるため説明を省略する。

【0056】図13は、実施の形態5の配線板設計装置の構成図である。図において、23は動作監視手段2により配置配線設計手段4の配置配線情報が変更されたことを検出した場合に、設計データ記憶手段5に記憶された配置配線情報から変更部分の情報を抽出する解析用差分データ抽出手段、24は前回実施した解析用データを記憶する前解析用データ記憶手段、7は解析用差分データ抽出手段23が抽出した変更部分データと、前解析用データ記憶手段24に記憶される解析用データとを合成する解析用データ合成手段である。

【0057】次に、実施の形態2に示すようなリアルタイムシミュレーションで変更部分のみのデータ（以下、差分データという）を活用する（以下、差分データ活用リアルタイムシミュレーションという）場合の手順を説明する。

【0058】配置配線設計手段4において配置配線情報に変更が生じた場合、動作監視手段2によりその変更情報が検出され、解析用差分データ抽出手段23に変更情報が入力される。解析用差分データ抽出手段23は、設計データ記憶手段5に記憶される配置配線情報のうち変更が生じた部分のデータのみを抽出する。解析用データ合成手段7において、前回実行された解析用のデータを記憶する前解析用データ記憶手段24の解析用データを基に解析用差分データ抽出手段23により新たに抽出された変更部分の解析用データを合成して解析用データを作成する。これ以降の処理は実施の形態2と同様である。

【0059】以上のようにこの実施の形態によれば、設計データに変更が生じた場合に変更データのみを抽出するため、解析用データ全てを抽出する場合と比較して、解析用データのデータ量の削減とその抽出時間の短縮が可能である。

【0060】実施の形態6、この実施の形態6は、配置配線設計情報の変更に伴う各種シミュレーションの実行において、クリティカルバス記憶手段にあらかじめ設定したクリティカルバスに関する変更情報のみを取り扱い、必要とする解析用データだけを作成することにより、解析用データのデータ量を削減することを特徴とするものである。以下、実施の形態6を図について説明する。実施の形態5と重複する部分は同一機能であるため説明を省略する。

【0061】図14は、実施の形態6の配線板設計装置の構成図である。図において、25は入力手段1により入力されるバスや高速信号などのクリティカルバスを記

憶するクリティカルバス記憶手段である。

【0062】次に、実施の形態5に示すような差分データ活用リアルタイムシミュレーションを、クリティカルバスについてのみ行なう場合（以下、クリティカルバス抽出リアルタイムシミュレーション）の手順を説明する。

【0063】入力手段1により設計用準備データ記憶手段3に蓄積された電子部品間の接続情報中のバスや高速信号などのクリティカルバスを指摘し、そのクリティカルバスをクリティカルバス記憶手段25に蓄積する。解析用差分データ抽出手段23は動作監視手段2から配置配線情報の変更連絡とクリティカルバス記憶手段25からクリティカルバスの情報を受け、設計データ記憶手段5に記憶される配置配線情報のうちクリティカルバスの変更部のみの解析用のデータを抽出する。これ以降の処理は実施の形態5と同様である。

【0064】以上のようにこの実施の形態によれば、設計データ中のクリティカルバスの変更データのみを抽出するため、解析用データ全てを抽出する場合と比較して、解析用データのデータ量の削減とその抽出時間の短縮が可能である。

【0065】実施の形態7、この実施の形態7は、シミュレータにより解析された結果を解析し、配線板が実現する機能に悪影響を与えるエラーを特定し、そのエラーが発生した箇所をレポートすることにより、配置配線情報の設計ミスおよび変更ミスを防ぐことを特徴とするものである。以下、実施の形態7を図について説明する。実施の形態1と重複する部分は同一機能であるため説明を省略する。

【0066】図15は、実施の形態7の配線板設計装置の構成図である。図において、27は波形シミュレーション結果記憶手段14、タイミングシミュレーション結果記憶手段15、熱シミュレーション結果記憶手段16及びEMCシミュレーション結果記憶手段17に記憶された各シミュレーション結果を各シミュレーション毎に設定したエラー基準に基づきエラーの有無を解析するエラー解析手段、28はエラー解析手段27においてエラーと判定された情報をレポートとして出力するエラー解析結果レポート手段である。

【0067】図16は、波形シミュレーション結果に対するエラーの検出ガイドラインとエラー内容を示した図であり、同図(a)において、40はオーバーシュートの基準値、42はアンダーシュートの基準値、41は波形シミュレーションの結果の波形である。

【0068】次に、エラーを検出する場合の手順を説明する。各シミュレーションの結果に対してエラーを判別するためのエラー基準をエラー解析手段27に予め入力しておく。そして、実施の形態1～6に示すようなシミュレーションを実行する。エラー解析手段27は、波形

シミュレーション結果記憶手段14、タイミングシミュ

レーション結果記憶手段15、熱シミュレーション結果記憶手段16、EMCシミュレーション結果記憶手段17より入力される各シミュレーションの実行結果を解析する。解析結果はエラー解析結果レポート手段28によりエラー情報のレポートが出力される。

【0069】例えば、図16(a)において、波形シミュレーションの結果の波形41がオーバーシュートの基準値40およびアンダーシュートの基準値42を超えている。このためエラー解析手段27において、オーバーシュートエラーおよびアンダーシュートエラーが判断され、エラー解析結果レポート手段28において図16(b)に示すようなエラー解析レポートが表示される。

【0070】以上のようにこの実施の形態によれば、配線板の設計において各シミュレータによるシミュレーション結果のエラーに関する情報を容易に得ることができ、配置配線設計手段においてエラーと判別される箇所の修正が効率良く行なえる効果がある。

【0071】実施の形態8。この実施の形態8は、シミュレータにより解析された結果を解析し、配線板の設計におけるエラーを特定し、そのエラーが発生した箇所を画像表示することにより、設計者にエラー部を直感的に認識させることを特徴とするものである。

【0072】図17は、実施の形態8の配線板設計装置の構成図である。図において、29はエラー解析手段27によりエラーと判断された配置配線板の設計データが画像データで表示されるエラー解析結果画像表示手段である。

【0073】図18はエラー解析手段27によりエラーと判断された配線をエラー解析結果画像表示手段29に強調表示した図である。

【0074】次に、エラーと判断された配線を強調表示する場合の手順を説明する。まず、実施の形態1~6に示すようなシミュレーションを実行する。そして、エラー解析手段27は、各シミュレーションの実行結果について解析を行なって検出したエラーをエラー解析結果画像表示手段29に視覚的に表示する。例えば、図16は波形シミュレーション結果とエラー基準の一例であり、波形シミュレーションの結果の波形41がオーバーシュートの基準値40およびアンダーシュートの基準値42を超えている。このためエラー解析手段27は、オーバーシュートエラーおよびアンダーシュートエラーを判断し、エラーが発生したと判断した配線をエラー解析結果画像表示手段29に図18のように強調表示する。

【0075】以上のようにこの実施の形態によれば、配線板の設計において各シミュレーションによりエラーと判断された箇所を容易に視覚的に認識できる効果がある。

【0076】実施の形態9。この実施の形態9は、シミュレータにより解析された結果を解析し、配線板の設計におけるエラーに対する適切な対処法を表示することに

より、設計品質を高くし、かつ、設計者の問題回避判断力にたよらず均一化することを特徴とするものである。

【0077】図19は、実施の形態9の配線板設計装置の構成図である。図において、30はエラー解析手段27においてエラーと判断された配置配線板の設計データに対する修正方法や処置方法の指示を行なうナビゲーション処理手段、31はナビゲーション処理手段30の指示結果をレポートとして出力するナビゲーション結果レポート手段31である。

【0078】図20は、図16で示したオーバーシュートおよびアンダーシュートエラーの対処例を示したものである。

【0079】次に、エラーに対する修正方法や処置方法を指示する場合の手順を説明する。まず、実施の形態1~6に示すようなシミュレーションを実行する。そして、エラー解析手段27は、各シミュレーションの実行結果について解析を行なってエラーを検出する。そして、ナビゲーション処理手段30は、検出したエラーに対する対処方法を指示し、ナビゲーション結果レポート手段31にレポートを表示する。

【0080】例えば、エラー解析手段27によりオーバーシュートおよびアンダーシュートエラーを検出し、ナビゲーション処理手段30は、オーバーシュートおよびアンダーシュートエラーを回避する方法を判断し、そのエラーの回避方法をナビゲーション結果レポート手段31に図20に示したようなレポートを表示する。

【0081】以上のように、この実施の形態によれば、配線板の設計において配線板設計の初心者でも、各シミュレータによりエラーと判断された箇所に対する配置配線情報の修正やエラーの対処を容易にかつ確実に行なうことが可能である。

【0082】

【発明の効果】第1の発明によれば、複数のシミュレータが必要とする電子部品の消費電力バラメータ又は電気的な特性情報バラメータを記憶する解析用準備データ記憶手段と、複数のシミュレータのいずれかのシミュレーション結果に基づいて、解析用準備データ記憶手段に記憶されたバラメータを変更する解析用データ処理手段とを備え、複数のシミュレータはそれぞれ、解析用データ処理手段により変更されたバラメータを入力してシミュレーションを再度実行するので、高精度なシミュレーションが可能である。

【0083】第2の発明によれば、シミュレータとして、信号の伝送波形を解析する波形シミュレータ、信号の変化点における正否を検証するタイミングシミュレータ、配線板の熱分布を解析する熱シミュレータ、又は配線板の電磁放射ノイズを解析するEMCシミュレータを備えたので、波形、熱、タイミング、又は電磁放射などのシミュレーションが可能である。

【0084】第3の発明によれば、上記電子部品が安定

17

動作するまでくり返し上記複数のシミュレータに上記シミュレーションを実行させる経時制御手段を備えたので、電子部品や周囲環境パラメータが定常状態に至るまでの過程における動作不良を検出することが可能である。

【0085】第4の発明によれば、複数のシミュレータのシミュレーション結果をシミュレーション時間と共に記憶する解析結果履歴記憶手段と、指定された時間のシミュレーション結果を解析結果履歴記憶手段より抽出し表示する解析結果履歴表示手段とを備えたので、定常状態に至る過程における動作不良を詳細に検出することが可能である。

【0086】第5の発明によれば、電子部品の配置及び配線に関する設計を実施する配置配線設計手段と、この配置配線設計手段により電子部品の移動、回転又は配線情報の変更があったか否かを監視する動作監視手段と、この動作監視手段により上記変更を検出した場合に、複数のシミュレータにシミュレーションを実行させるリアルタイム制御手段とを備えたので、シミュレーション結果をしながら配置配線データを最適化することが可能である。

【0087】第6の発明によれば、動作監視手段により変更を検出した場合に、変更部分のみの解析用データを抽出する解析用差分データ抽出手段と、変更前の解析用データを記憶する前解析用データ記憶手段と、解析用差分データ抽出手段により抽出された解析用データと前解析用データ記憶手段に記憶された変更前の解析用データとを合成する解析用データ合成手段とを備えたので、設計データに変更が生じた場合に変更データのみを抽出すれば良く、解析用データのデータ量の削減とその抽出時間の短縮が可能である。

【0088】第7の発明によれば、バス又は高速信号などのクリティカルバスを記憶するクリティカルバス記憶手段を備え、動作監視手段は、クリティカルバス記憶手段に記憶されたクリティカルバスの変更があったか否かを監視し、解析用差分データ抽出手段は、クリティカルバスが変更された場合にクリティカルバスの変更部のみの解析用データを抽出するので、解析用データのデータ量の削減とその抽出時間の短縮が可能である。

【0089】第8の発明によれば、複数のシミュレータのシミュレーション結果にエラーがあるか否かを判別するためのエラー基準を記憶し、このエラー基準に基づいてシミュレーション結果中のエラーを特定するエラー解析手段を備えたので、シミュレーション結果のエラーに関する情報を容易に得ることができる効果がある。

【0090】第9の発明によれば、エラー解析手段により特定されたエラーを表示するエラー解析結果レポート手段を備えたので、エラー箇所の修正が効率良く行なえる効果がある。

【0091】第10の発明によれば、エラー解析手段に

18

より特定されたエラーが発生した箇所を画像表示するエラー解析結果画像表示手段を備えたので、エラーと判断された箇所を視覚的に認識できる効果がある。

【0092】第11の発明によれば、エラー解析手段により特定されたエラーを回避する方法を表示するナビゲーション処理手段を備えたので、エラーと判断された箇所に対する配置配線情報の修正やエラーの対処を容易にかつ確実に行なうことが可能である。

【図面の簡単な説明】

【図1】 実施の形態1の配線板設計装置を示す構成図である。

【図2】 各種シミュレーション結果の画像を示す図である。

【図3】 実施の形態2の配線板設計装置を示す構成図である。

【図4】 配置配線設計データを示す図である。

【図5】 図4の配置配線データを用いたシミュレーションの実行結果を画像表示した図である。

【図6】 図4の配置配線データにおいて部品Aを移動した配置配線データを示す図である。

【図7】 図6の配置配線データを用いたシミュレーションの実行結果を画像表示した図である。

【図8】 実施の形態3の配線板設計装置を示す構成図である。

【図9】 実施の形態3の配線板設計装置によるシミュレーションの実行結果を画像表示した図である。

【図10】 実施の形態3の配線板設計装置によるシミュレーションの実行結果を画像表示した図である。

【図11】 実施の形態3の配線板設計装置によるシミュレーションの実行結果を画像表示した図である。

【図12】 実施の形態4の配線板設計装置を示す構成図である。

【図13】 実施の形態5の配線板設計装置を示す構成図である。

【図14】 実施の形態6の配線板設計装置を示す構成図である。

【図15】 実施の形態7の配線板設計装置を示す構成図である。

【図16】 波形シミュレーション結果に対するエラーの検出ガイドラインとエラー内容を示した図である。

【図17】 実施の形態8の配線板設計装置を示す構成図である。

【図18】 エラーと判断された配線を強調表示した図である。

【図19】 実施の形態9の配線板設計装置を示す構成図である。

【図20】 オーバーシュートおよびアンダーシュートエラーの対処例を示した図である。

【図21】 従来のプリント配線板設計装置の構成図で

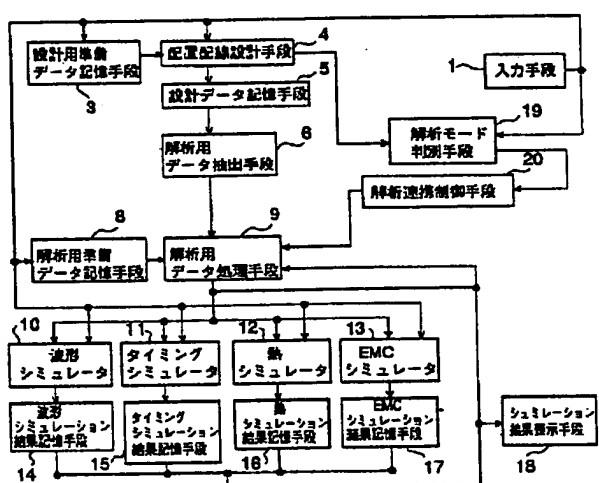
ある。

〔符号の説明〕

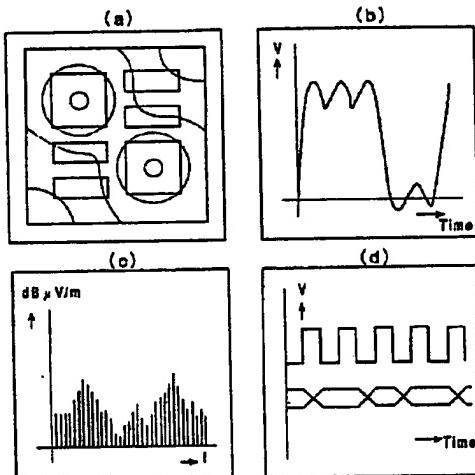
1 入力手段、2 動作監視手段、3 設計用準備データ記憶手段、4 配置記線設計手段、5 設計データ記憶手段、6 解析用データ抽出手段、7 解析用データ合成手段、8 解析用準備データ記憶手段、9 解析用データ処理手段、10 波形シミュレータ、11 タイミングシミュレータ、12 熱シミュレータ、13 EMCシミュレータ、14 波形シミュレーション結果記憶手段、15 タイミングシミュレーション結果記憶手段、16 熱シミュレーション結果記憶手段、17 E

- * MCシミュレーション結果記憶手段、18 シミュレーション結果表示手段、19 解析モード判別手段、20 解析連携制御手段、21 リアルタイム制御手段、22 程式制御手段、23 解析用差分データ抽出手段、24 前解析用データ記憶手段、25 クリティカルパス記憶手段、26 解析結果履歴表示手段、27 エラー解析手段、28 エラー解析結果レポート手段、29 エラー解析結果画像表示手段、30 ナビゲーション処理手段、31 ナビゲーション結果レポート手段、32 エラー解析結果履歴記憶手段

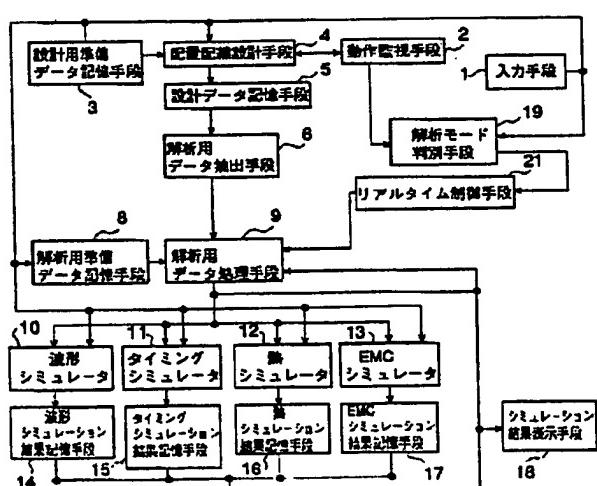
[図1]



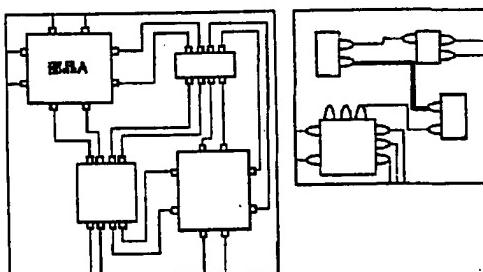
[图2]



〔図3〕



[図4]

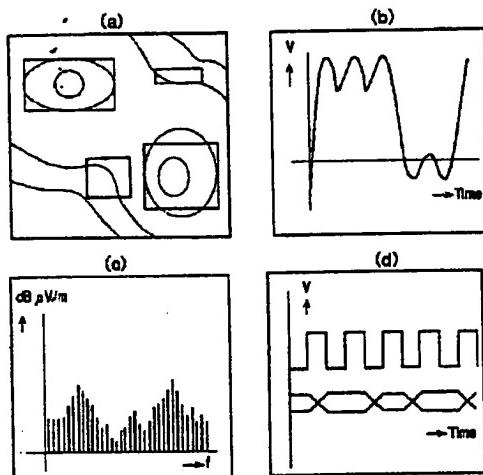


[圖201]

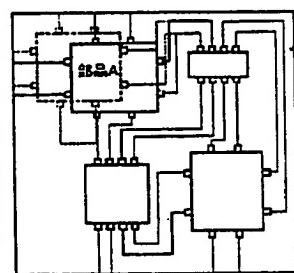
オーバーシュート／アンダーシュートを防ぐ方法

1. ダンピング抵抗をドライバーの近くに配置する。
2. ドライバーのスペックを落す。

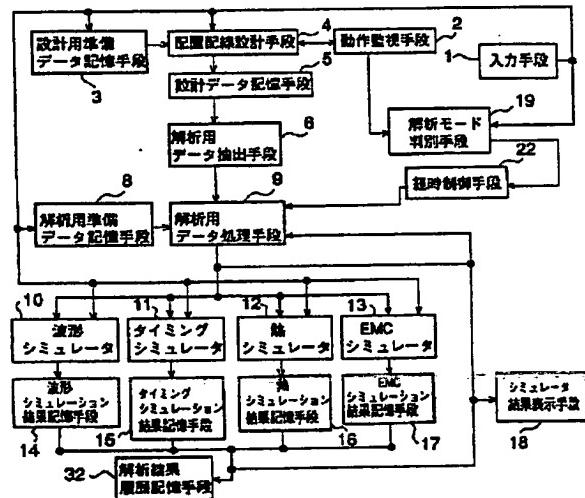
【図5】



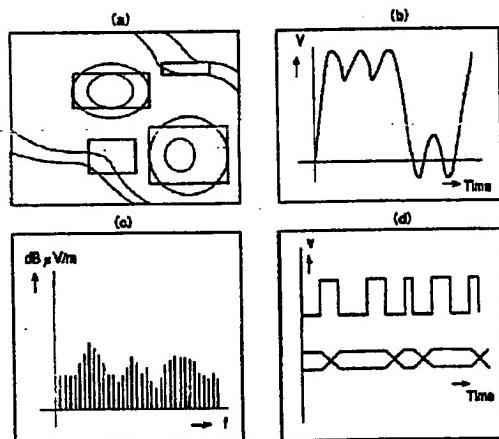
【図6】



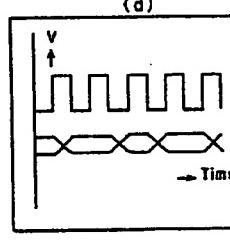
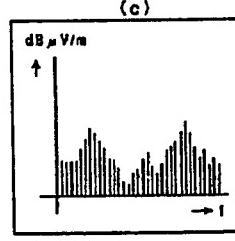
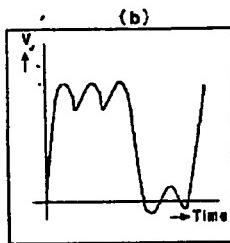
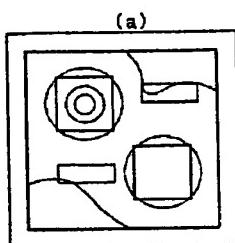
【図8】



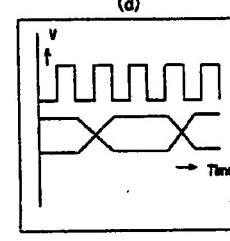
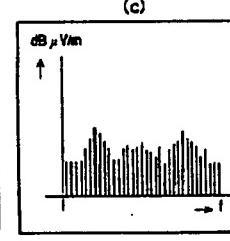
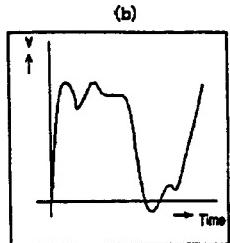
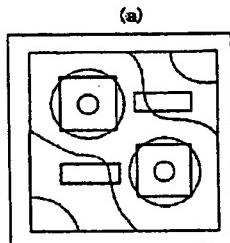
【図7】



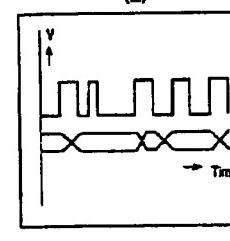
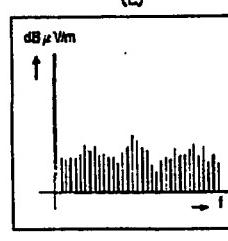
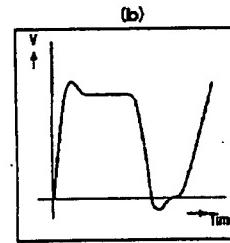
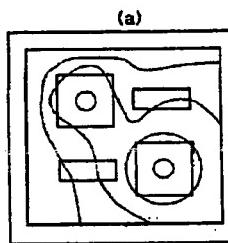
【図9】



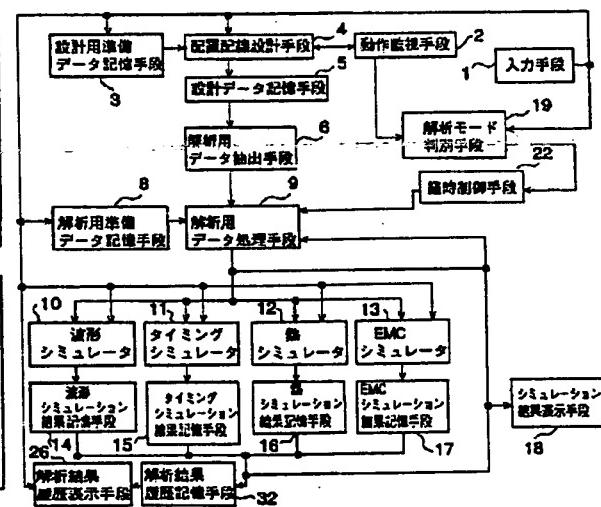
【図10】



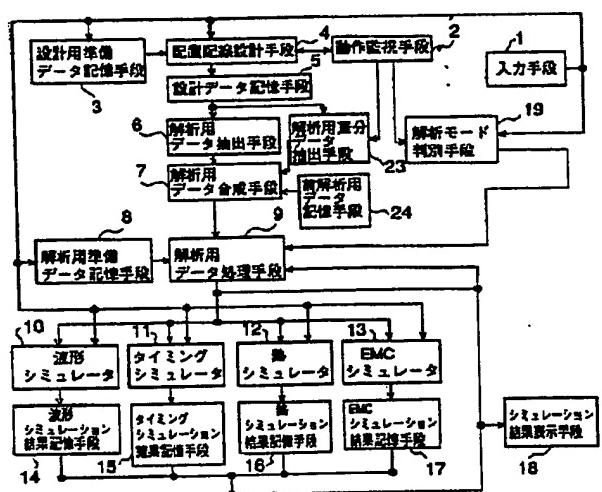
【図11】



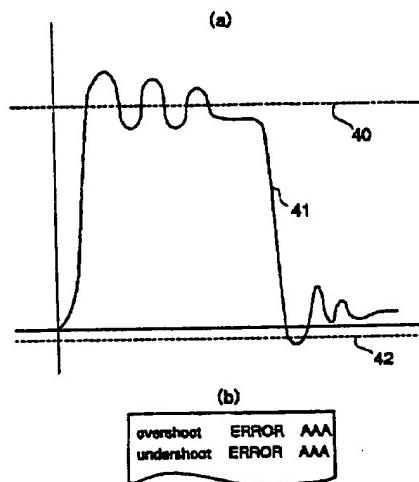
【図12】



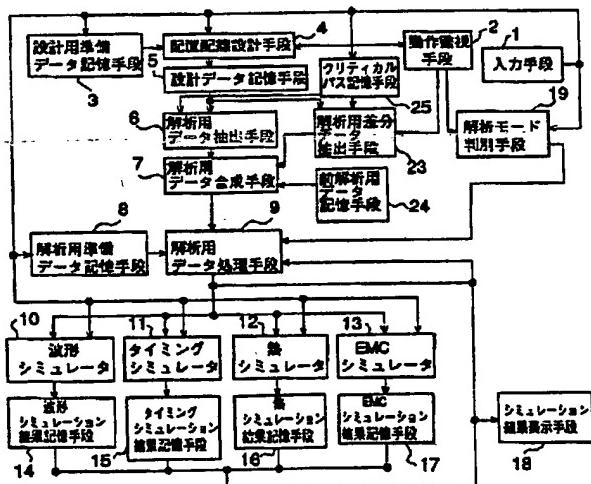
【図13】



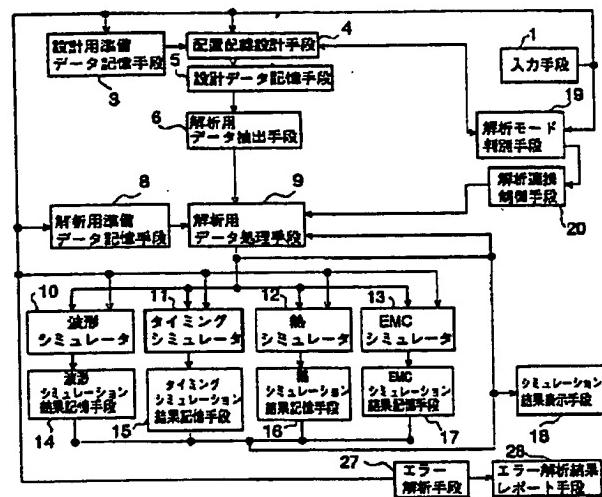
【図16】



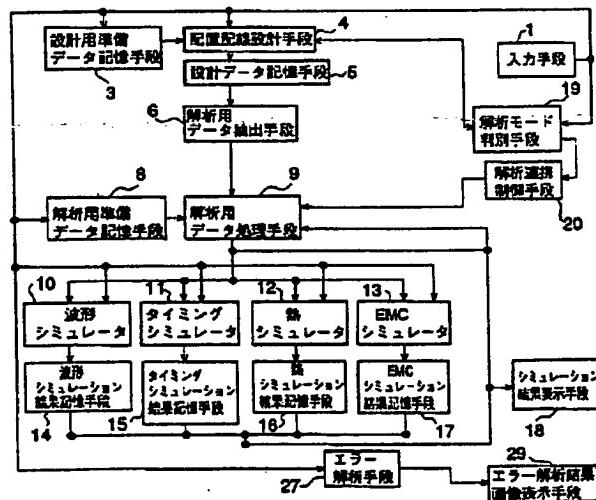
【図14】



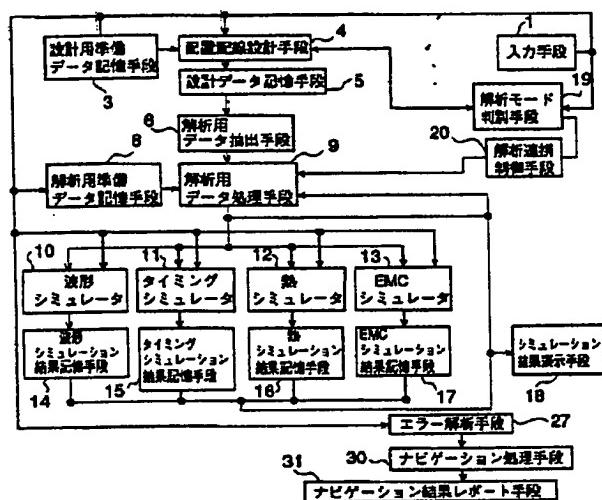
【図15】



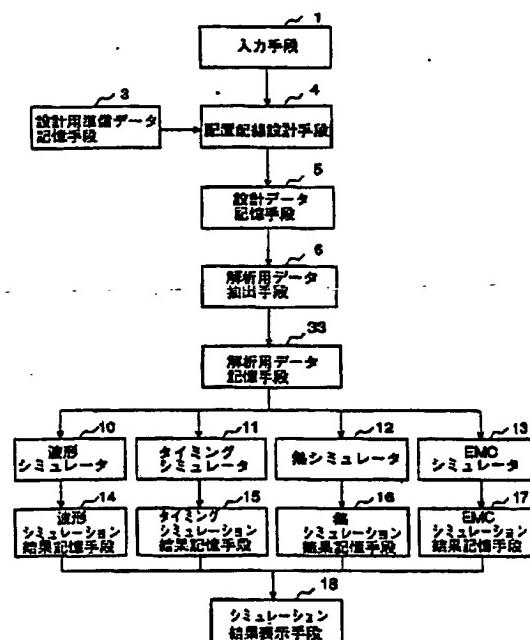
【図17】



【図19】



【図21】



フロントページの続き

(72)発明者 山本 英司
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 内山 敏郎
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 藤本 嘉代治
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内